

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-51538

(P2010-51538A)

(43) 公開日 平成22年3月11日(2010.3.11)

(51) Int.Cl.	F I	テーマコード (参考)
<b>A 6 1 B</b> 1/04 (2006.01)	A 6 1 B 1/04 3 7 2	2 H 0 4 0
<b>H 0 4 N</b> 5/335 (2006.01)	H 0 4 N 5/335 V	2 H 0 5 3
<b>H 0 4 N</b> 5/225 (2006.01)	H 0 4 N 5/225 D	2 H 1 0 1
<b>G 0 3 B</b> 17/17 (2006.01)	G 0 3 B 17/17	4 C 0 6 1
<b>G 0 3 B</b> 15/02 (2006.01)	G 0 3 B 15/02 F	5 C 0 2 4
審査請求 未請求 請求項の数 7 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2008-219634 (P2008-219634)  
 (22) 出願日 平成20年8月28日 (2008. 8. 28)

(71) 出願人 000005821  
 パナソニック株式会社  
 大阪府門真市大字門真1006番地  
 (74) 代理人 100077931  
 弁理士 前田 弘  
 (74) 代理人 100110939  
 弁理士 竹内 宏  
 (74) 代理人 100110940  
 弁理士 嶋田 高久  
 (74) 代理人 100113262  
 弁理士 竹内 祐二  
 (74) 代理人 100115059  
 弁理士 今江 克実  
 (74) 代理人 100115691  
 弁理士 藤田 篤史

最終頁に続く

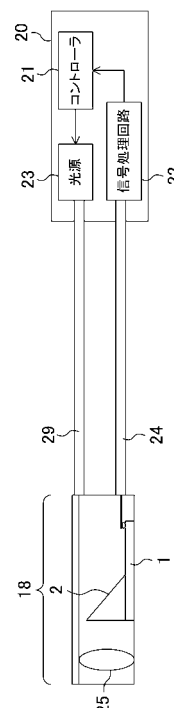
(54) 【発明の名称】 撮像装置

## (57) 【要約】

【課題】細径化が図られた内視鏡等の撮像装置と、これに用いられる固体撮像装置とを提供する。

【解決手段】撮像装置は、レンズ25と、入射光を信号に変換する画素が行列状に配置されてなる撮像部16、撮像部16から見て行方向に隣接する垂直走査回路4、撮像部16から読み出された信号を処理するための周辺回路、及び複数の端子17がそれぞれ上面に設けられた固体撮像装置1と、撮像部16上に直接設置され、入射光を前記撮像部へと導くプリズム2とを備える。固体撮像装置1から出力された信号の大きさに応じてプロセッサ20から出力される光の明るさが変動することで、露光調節が行われる。

【選択図】図2



**【特許請求の範囲】****【請求項 1】**

外部からの入射光を集めるレンズと、

前記入射光を信号に変換する画素が行方向及び列方向の 2 次元状に配置されてなる撮像部、前記撮像部から見て行方向に隣接し、前記信号の読み出しを行う前記画素を行ごとに選択する垂直走査回路、前記撮像部から読み出された前記信号を処理するための周辺回路、及び前記信号を出力する信号用端子を含む複数の端子がそれぞれ上面に設けられた固体撮像装置と、

前記撮像部上に直接設置され、前記レンズを通った前記入射光の光軸を曲げて前記入射光を前記撮像部へと導くプリズムとを備え、

前記周辺回路は、前記撮像部から見て列方向の一方である第 1 の方向に配置され、前記複数の端子は前記周辺回路から見て前記第 1 の方向に配置されており、

前記レンズの光軸と前記第 1 の方向とが平行に揃えられている撮像装置。

**【請求項 2】**

前記固体撮像装置から出力された前記信号の大きさに応じた明るさの光を出力するプロセッサと、

前記プロセッサから出力された光を外部に照射する送光部材とをさらに備えていることを特徴とする請求項 1 に記載の撮像装置。

**【請求項 3】**

前記垂直走査回路は、1 つのシフトレジスタと、前記画素の行ごとに配置され、前記シフトレジスタの出力を受ける論理回路とで構成されることを特徴とする請求項 1 または 2 に記載の撮像装置。

**【請求項 4】**

前記画素は、前記入射光を前記信号に変換する受光部と、前記受光部に蓄積された電荷を検出部に転送する第 1 のトランジスタと、前記検出部に転送された前記信号を増幅する第 2 のトランジスタと、前記検出部の信号電荷をリセットする第 3 のトランジスタとで構成され、

前記固体撮像装置は、前記複数の端子のうちの電源端子を直接または間接に介して前記固体撮像装置の外部から供給された電源電圧を前記第 2 のトランジスタ及び第 3 のトランジスタのドレインに供給する電源線をさらに有していることを特徴とする請求項 1 ~ 3 のうちいずれか 1 つに記載の撮像装置。

**【請求項 5】**

前記周辺回路は、前記画素の列ごとに設けられ、前記画素から読み出された前記信号をアナログ / デジタル変換するカラム ADC を有していることを特徴とする請求項 1 ~ 4 のうちいずれか 1 つに記載の撮像装置。

**【請求項 6】**

前記周辺回路は、前記画素から行ごとに平行に読み出された前記信号をシリアル信号に変換する PS 変換回路と、前記画素から読み出された信号を選択して順次前記信号用端子から出力させる水平走査回路と、前記垂直走査回路及び前記水平走査回路及び前記電源線に制御信号を供給するタイミングジェネレータとを有していることを特徴とする請求項 1 ~ 5 のうちいずれか 1 つに記載の撮像装置。

**【請求項 7】**

入射光を信号に変換する画素が行方向及び列方向の 2 次元状に配置されてなる撮像部と、前記撮像部から見て行方向に隣接し、前記信号の読み出しを行う前記画素を行ごとに選択する垂直走査回路とが上面に設けられた固体撮像装置と、

前記撮像部上に直接設置され、前記入射光の光軸を曲げて前記入射光を前記撮像部へと導くプリズムと、

前記画素の列ごとに設けられ、前記画素から読み出された前記信号をアナログ / デジタル変換するカラム ADC と、

前記画素から行ごとに平行に読み出された前記信号をシリアル信号に変換する PS

10

20

30

40

50

変換回路と、

前記画素から読み出された信号を選択して順次前記信号用端子から出力させる水平走査回路と、

前記垂直走査回路及び前記水平走査回路に制御信号を供給するタイミングジェネレータと、

前記固体撮像装置のうち前記撮像部から見て列方向の一方である第１の方向に位置する領域上に配置または積層された１つ以上の半導体チップとを備え、

前記カラムＡＤＣ、前記ＰＳ変換回路、前記水平走査回路、及び前記タイミングジェネレータは、前記１つ以上の半導体チップ上及び前記固体撮像装置のうち前記撮像部から見て前記第１の方向に位置する領域上に分かれて配置されている撮像装置。

10

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、電子内視鏡等の撮像機器に用いられる固体撮像装置に関するものである。

【背景技術】

【０００２】

近年、固体撮像装置を内部に組み込んだ電子内視鏡が広く用いられている。医療分野では電子内視鏡が検査や低侵襲手術などに用いられているが、患者の不快感を低減するため、あるいは術後の回復を早めるために電子内視鏡の細径化が望まれている。

20

【０００３】

特許文献１には、ＣＣＤ（Charge Coupling Device）が設けられた撮像部と周辺回路とを１チップ上に形成した固体撮像装置を備えた内視鏡が開示されている（第１の従来例）。撮像部と周辺回路とを同一基板上に形成することで、内視鏡の挿入部における信号線数が削減され、内視鏡の先端部の細径化が図られている。

【０００４】

また、特許文献２には、挿入部にＣＣＤ型固体撮像装置が搭載された内視鏡が開示されている（第２の従来例）。従来の内視鏡において、外部から入射した光の光軸は固体撮像装置の撮像部上に搭載されたプリズムによって直角に曲げられ、入射光は撮像部に垂直に照射される。固体撮像装置は、基板面が内視鏡の軸に対して平行になるように搭載されている。この構成により、固体撮像装置の基板面を内視鏡の軸に対して垂直に配置する場合に比べて内視鏡の挿入部を細径化することができる。

30

【特許文献１】特開平１１－３２９８２号公報

【特許文献２】特開昭６３－３０３５８０号公報（第１図、第２図）

【特許文献３】特開平５－２６８５３５号公報

【特許文献４】特開２０００－３３３０８１号公報

【特許文献５】特開昭６２－２５５９１３号公報

【発明の開示】

【発明が解決しようとする課題】

【０００５】

しかしながら、第１の従来例に係る内視鏡においては、固体撮像装置に接続される信号線数を低減できるものの、撮像部と周辺回路とを同一基板上に形成しているため、基板の対角長が増大し、内視鏡の径がかえって大きくなる場合がある。これに対し、固体撮像装置としてＣＭＯＳセンサを用いれば、撮像部内の画素回路と周辺回路とを同一基板上に容易に集積化することができるようになり、低消費電力化も図れるが、同様に基板の対角長が増大し、十分に内視鏡の径を細くすることは難しかった。

40

【０００６】

また、固体撮像装置を第２の従来例のように配置した場合には、挿入部の細径化が固体撮像装置の短辺長さ、すなわち行（ロー）方向長さにより制限される。しかし、従来の固体撮像装置、特にＣＭＯＳセンサを用いた場合では固体撮像装置の行方向長さは十分に短くできず、内視鏡の径をさらに小さくすることが難しかった。

50

## 【 0 0 0 7 】

本発明は、かかる点に鑑みてなされたものであり、細径化が図られた内視鏡等の撮像装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【 0 0 0 8 】

本発明の第 1 の撮像装置は、外部からの入射光を集めるレンズと、前記入射光を信号に変換する画素が行方向及び列方向の 2 次元状に配置されてなる撮像部、前記撮像部から見て行方向に隣接し、前記信号の読み出しを行う前記画素を行ごとに選択する垂直走査回路、前記撮像部から読み出された前記信号を処理するための周辺回路、及び前記信号を出力する信号用端子を含む複数の端子がそれぞれ上面に設けられた固体撮像装置と、前記撮像部上に直接設置され、前記レンズを通った前記入射光の光軸を曲げて前記入射光を前記撮像部へと導くプリズムとを備え、前記周辺回路は、前記撮像部から見て列方向の一方である第 1 の方向に配置され、前記複数の端子は前記周辺回路から見て前記第 1 の方向に配置されており、前記レンズの光軸と前記第 1 の方向とが平行に揃えられている。

10

## 【 0 0 0 9 】

この構成によれば、周辺回路や複数の端子が撮像部から見て第 1 の方向に配置された上でレンズの光軸と前記第 1 の方向とが平行に揃えられているので、固体撮像装置の行方向長さを縮小することができ、これによって撮像装置の径を小さくすることができる。

## 【 0 0 1 0 】

特に、前記固体撮像装置から出力された前記信号の大きさに応じた明るさの光を出力するプロセッサと、前記プロセッサから出力された光を外部に照射する送光部材とをさらに備えている場合、固体撮像装置から出力された信号の大きさに基づいて露光を調節できるため、垂直走査回路にいわゆる電子シャッター機能を持たせる必要がなくなり、垂直走査回路の構成を簡素化することができる。そのため、固体撮像装置の列方向長さを増大させることなく垂直走査回路の行方向の長さを縮小することができ、結果として撮像装置の径を小さくすることが可能となる。

20

## 【 0 0 1 1 】

本発明の第 2 の撮像装置は、入射光を信号に変換する画素が行方向及び列方向の 2 次元状に配置されてなる撮像部と、前記撮像部から見て行方向に隣接し、前記信号の読み出しを行う前記画素を行ごとに選択する垂直走査回路とが上面に設けられた固体撮像装置と、前記撮像部上に直接設置され、前記入射光の光軸を曲げて前記入射光を前記撮像部へと導くプリズムと、前記画素の列ごとに設けられ、前記画素から読み出された前記信号をアナログ/デジタル変換するカラム A D C と、前記画素から行ごとにパラレルに読み出された前記信号をシリアル信号に変換する P S 変換回路と、前記画素から読み出された信号を選択して順次前記信号用端子から出力させる水平走査回路と、前記垂直走査回路及び前記水平走査回路に制御信号を供給するタイミングジェネレータと、前記固体撮像装置のうち前記撮像部から見て列方向の一方である第 1 の方向に位置する領域上に配置または積層された 1 つ以上の半導体チップとを備え、前記カラム A D C、前記 P S 変換回路、前記水平走査回路、及び前記タイミングジェネレータは、前記 1 つ以上の半導体チップ上及び前記固体撮像装置のうち前記撮像部から見て前記第 1 の方向に位置する領域上に分かれて配置されている。

30

40

## 【 0 0 1 2 】

この構成によれば、信号の読み出しに用いられる周辺回路を 1 つ以上の半導体チップ上に分けて形成することで、固体撮像装置の列方向の長さを短くすることができる。また、周辺回路は平面的に見て撮像部の列方向の一方に配置されている。このため、撮像装置に用いた場合に、挿入部の長さを短くして機動性が高く、径の細い撮像装置を実現することができる。

## 【発明の効果】

## 【 0 0 1 3 】

本発明の撮像装置によれば、周辺回路や複数の端子が撮像部から見て第 1 の方向に配置

50

された上でレンズの光軸と前記第 1 の方向とが平行に揃えられているので、固体撮像装置の行方向長さを縮小することができ、細径化を図ることができる。

【 0 0 1 4 】

特に、固体撮像装置から出力された信号の大きさに基づいて露光を調節する場合には、垂直走査回路にいわゆる電子シャッター機能を持たせる必要がなくなり、垂直走査回路の構成を簡素化することができる。そのため、固体撮像装置の列方向長さを増大させることなく垂直走査回路の行方向の長さを縮小することができ、結果として撮像装置の径を大幅に小さくすることが可能となる。

【 発明を実施するための最良の形態 】

【 0 0 1 5 】

10

( 第 1 の実施形態 )

- 全体構成 -

図 1 ( a )、( b ) は、本発明の第 1 の実施形態に係る固体撮像装置を概略的に示す側面図及び平面図である。また、図 2 は、図 1 ( a )、( b ) に示す固体撮像装置を搭載した本実施形態に係る撮像装置の概略構成を示す図である。図 2 では、撮像装置の例として内視鏡を示している。また、本明細書では、図 1 に示す縦方向を固体撮像装置 1 の列方向 ( 長辺方向 ) とし、横方向を固体撮像装置 1 の行方向 ( 短辺方向 ) として説明する。

【 0 0 1 6 】

図 1 ( a )、( b ) に示すように、本実施形態の撮像装置は、光電変換を行う受光部が複数個配置されてなる撮像部 1 6 が上面上に設けられた固体撮像装置 1 と、固体撮像装置 1 の撮像部 1 6 上に直接設置され、入射光の光軸を垂直に曲げて入射光を撮像部 1 6 へと導くプリズム 2 と、固体撮像装置 1 上で撮像部 1 6 から見て列方向の一方 ( 第 1 の方向 ) に位置する複数の端子 1 7 とを備えている。複数の端子 1 7 は、例えば電源電圧及び接地電圧を固体撮像装置 1 にそれぞれ供給するための V D D 端子及び G N D 端子と、固体撮像装置 1 から出力される画像信号を差動伝送するための第 1 の L V D S 端子及び第 2 の L V D S 端子とを含んでいる。

20

【 0 0 1 7 】

固体撮像装置 1 の上面には、上述の撮像部 1 6 と、撮像部 1 6 の行方向に隣接して設けられた垂直走査回路 4 と、撮像部 1 6 から見て列方向の一方 ( 第 1 の方向 ) にそれぞれ設けられたカラム A D C ( Column Analogue Digital Converter ) 5、ラインメモリ ( line memory ) 6、水平走査回路 7、P S ( Parallel Serial ) 変換回路 1 0、L V D S ( Low Voltage Differential Signaling ) 回路 9、タイミングジェネレータ ( T G ; Timing Generator ) 8、及び D A C ( Digital Analogue Converter ) 1 1 が集積化されている。撮像部 1 6 において受光部で生成された信号は、後述するように複数の M O S トランジスタで構成された信号読み出し回路により読み出される。信号の読み出しは、垂直走査回路 4 によって受光部の行ごとに順次行われる。

30

【 0 0 1 8 】

撮像部 1 6 から出力された信号は受光部 ( 画素 ) の列ごとに設けられたカラム A D C によってデジタル信号に変換された後、L V D S 回路 9 によって差動信号に変換され、第 1 の L V D S 端子及び第 2 の L V D S 端子 ( 信号用端子 ) から出力される。信号が出力されるタイミングは水平走査回路 7 によって制御され、各列の受光部から出力された信号は、P S 変換回路 1 0 によってシリアル信号に変換された状態で出力される。固体撮像装置 1 から出力された信号は、T A B ( Tape Automated Bonding ) 基板 3 を介して外部の信号処理回路へと伝送される。なお、D A C 1 1 はカラム A D C 5 にアナログ信号を供給する。T G 8 は、垂直走査回路 4、D A C 1 1、カラム A D C 5、水平走査回路 7 等の周辺回路に所定のデジタル制御信号を供給する。

40

【 0 0 1 9 】

本実施形態の撮像装置では、垂直走査回路 4 を除く複数の周辺回路と複数の端子 1 7 とが撮像部 1 6 から見て同一の方向 ( 第 1 の方向 ) に配置されているので、固体撮像装置 1 の行方向の長さを従来の固体撮像装置に比べて小さくすることができる。また、本実施形

50

態の固体撮像装置 1 は M O S 型センサであるため、C C D 型センサを用いる場合に比べて複数の周辺回路を撮像部 1 6 と同一基板上に集積化することが容易となり、平面サイズを小さくすることが可能となる。なお、L V D S 回路 9 は固体撮像装置 1 の動作に必須の回路ではないが、L V D S 回路 9 を設けることで高速シリアルデータ伝送が可能となり、ピン数を大幅に削減することができ、固体撮像装置 1 の行方向長さが入出力端子により制約を受けることがなくなる。さらに、低電圧、小電流で信号を伝送できるので、固体撮像装置 1 での消費電力を大幅に低減することができる。

#### 【 0 0 2 0 】

次に、図 2 に示すように、本実施形態の撮像装置は、屈曲可能な管状部を有しており、管状部の先端に位置する挿入部 1 8 の内部にはレンズ 2 5、固体撮像装置 1、及びプリズム 2 などが設けられている。すなわち本実施形態の撮像装置は、外部から入射する光を集めるレンズ 2 5 と、図 1 ( b ) に示す本実施形態の固体撮像装置 1 と、プリズム 2 と、固体撮像装置 1 から出力された信号を伝送するケーブル 2 4 と、ケーブル 2 4 を介して入力された信号の大きさに応じた強度の光を出力するプロセッサ 2 0 と、管状部に設けられ、プロセッサ 2 0 から出力された光を挿入部 1 8 から外部に照射する光ファイバ ( 送光部材 ) 2 9 とを備えている。

10

#### 【 0 0 2 1 】

プロセッサ 2 0 は、固体撮像装置 1 から出力された信号を処理する信号処理回路 2 2 と、光ファイバ 2 9 に光を出力する光源 2 3 と、信号処理回路 2 2 により処理された信号の大きさに応じて光源 2 3 から出力される光の強度 ( 明るさ ) を制御するコントローラ 2 1 とを有している。光源 2 3 としては、例えば L E D やレーザなどが用いられる。

20

#### 【 0 0 2 2 】

本実施形態の撮像装置では、固体撮像装置 1 の列方向の辺 ( 長辺 ) 及び上述の第 1 の方向がレンズ 2 5 の光軸に対して揃えられ、互いに平行 ( 実装上の誤差等を含む ) になるように固体撮像装置 1 が配置されている。固体撮像装置 1 の行方向の長さは上述した通り、従来の固体撮像装置に比べて短くなっているため、このようなプリズム 2 を用いて屈曲光学系を採用することで、挿入部 1 8 の径は従来の内視鏡に比べて細くなっている。

#### 【 0 0 2 3 】

また、本実施形態の撮像装置では、固体撮像装置 1 から出力される信号の大きさが大きい場合には光源 2 3 に流す電流量を小さくして出射光の強度を弱め、固体撮像装置 1 から出力される信号の大きさが小さい場合には光源 2 3 に流す電流量を小さくして出射光の強度を強める。このように、固体撮像装置 1 から出力される画像信号を用いて露光の調整を行うことができるので、本実施形態の撮像装置では、垂直走査回路 4 の構成を従来よりも簡素化することができる。このため、固体撮像装置 1 の行方向の長さをより縮小することが可能になっている。また、固体撮像装置 1 の列方向の長さは一般的な構成の垂直走査回路を用いる場合と変わらないため、挿入部において、屈曲できない硬質部分を長くすることなく細径化を図ることができる。垂直走査回路 4 の具体的な構成例を以下に説明する。

30

#### 【 0 0 2 4 】

- 垂直走査回路の構成例 -

図 3 は、本実施形態の固体撮像装置の垂直走査回路 4 の具体構成例と、撮像部 1 6 を構成する各画素の構成とを示す図である。

40

#### 【 0 0 2 5 】

図 3 の右下に示すように、撮像部 1 6 に行列状に配置された画素の各々は、フォトダイオード等の受光部と、転送トランジスタ T r 3、増幅トランジスタ T r 1、リセットトランジスタ T r 2 を有している。

#### 【 0 0 2 6 】

図 3 の左上に示す垂直走査回路 4 は、T G 8 から出力されたクロック信号 C L K 1、C L K 2 と制御用データ ( 図 3 左上図に示す「Data」 ) とを受けるシフトレジスタと、共にシフトレジスタの出力を受ける複数の第 1 の N A N D ゲート 3 2 a 及び複数の第 2 の N A N D ゲート 3 2 b とで構成されている。シフトレジスタは画素の行ごとに設けられたラッ

50

チ回路 30 で構成される。第 1 の N A N D ゲート 32 a は画素の行ごとに設けられ、同じ行に対応するラッチ回路 30 からの出力と、制御信号 R g とを受けて転送トランジスタのゲート電極に制御信号 T r a n s を供給する。第 2 の N A N D ゲート 32 b は画素の行ごとに設けられ、同じ行に対応するラッチ回路 30 からの出力と、制御信号 T g とを受けてリセットトランジスタのゲート電極に制御信号 R e s e t を供給する。図 3 に示す例では、上から数えて奇数番目のラッチ回路 30 はクロック信号 C L K 1 によって信号の出力タイミングが制御され、偶数番目のラッチ回路 30 はクロック信号 C L K 2 によって信号の出力タイミングが制御される。なお、ラッチ回路 30 は、例えば図 3 の左下に示すように、2 つのトランスファーゲートと、3 つのインバータと、1 つの A N D ゲートとを組み合わせ構成される。撮像装置の挿入部の径を小さくするために、ラッチ回路 30 はなるべく面積の小さい回路構成をとることが好ましい。以上の構成により、上から下へ、あるいは下から上へ、信号の読み出しまたはリセットを行う画素を行ごとに順次選択することができる。

10

#### 【0027】

ここで、従来の固体撮像装置では、信号読み出し用のシフトレジスタ及び N A N D ゲートの他に、露光を制御するためのいわゆる電子シャッター機能が搭載されていた。このため、例えば垂直走査回路内に、シフトレジスタと N A N D ゲートをさらに一組設ける必要があった。

#### 【0028】

これに対し、本実施形態の撮像装置では、画像信号を用いて光源 23 の光量を調節することで露光制御が可能になるため、電子シャッター機能を省略することができ、垂直走査回路 4 の列方向の長さを変えずに行方向の長さを大幅に縮小することができる。このため、挿入部の硬質部分の長さを長くすることなく撮像装置の径をさらに小さくすることができ、患者の負担をより小さくすることができる。この構成によれば、例えば設計ルールが  $0.18 \mu\text{m}$  プロセス以降である場合には、垂直走査回路 4 の行方向の長さを  $200 \mu\text{m}$  以下にすることが可能となる。なお、本実施形態の撮像装置では、次に説明するような画素構成をとることで、垂直走査回路 4 の構成が従来よりもさらに簡素化されている。

20

#### 【0029】

- 画素の回路構成例 -

図 4 ( a ) は、受光部と 3 つの M O S トランジスタとで画素を構成する場合の一般的な例を示す図であり、( b ) は、受光部と 4 つの M O S トランジスタとで画素を構成する場合の一般的な例を示す図である。また、図 5 ( a ) は、本実施形態の固体撮像装置における画素の構成例を示す回路図であり、( b ) は、画素における信号の読み出し動作を説明するための波形図である。

30

#### 【0030】

図 4 ( b ) に示すように、4 つのトランジスタ ( 転送トランジスタ T r 3、増幅トランジスタ T r 1、リセットトランジスタ T r 2、及び選択トランジスタ T r 4 ) を含む画素構成を採用した場合、画素の微細化が困難である上、垂直走査回路から互いに独立な T r a n s ( 電荷読み出し用信号 )、S e l e c t ( 行選択用信号 )、R e s e t ( 電荷リセット用信号 ) の 3 種類の信号を画素に供給する必要がある。そのため、垂直走査回路の構成が複雑になる。また、図 4 ( a ) に示す例では、選択トランジスタが画素ごとに設けられていないので、画素の面積を小さくすることはできるが、図 4 ( b ) に示す例と同様に T r a n s、S e l e c t、R e s e t の 3 種類の信号を垂直走査回路から供給する必要があるため、垂直走査回路の構成を簡素化することはできない。

40

#### 【0031】

これに対し、図 3 の下図及び図 5 ( a ) に示すように、本実施形態の固体撮像装置では、電源線 52 は垂直走査回路 4 を介さずにリセットトランジスタ T r 2 のドレイン及び増幅トランジスタ T r 1 のドレインに接続されている。電源線 52 には図 1 ( b ) に示す V D D 端子から供給された電圧が T G を介して後述するタイミングでハイレベル状態のときに供給される。このため、垂直走査回路 4 からは転送トランジスタ ( 第 1 のトランジスタ

50

） $T r 3$ のゲート電極に印加される $T r a n s$ と、リセットトランジスタ（第3のトランジスタ） $T r 2$ のゲート電極に印加される $R e s e t$ のみを画素に供給すればよいので、垂直走査回路4の構成を図3の左上図のように簡素化することができる。

#### 【0032】

- 画素からの信号読み出し動作 -

本実施形態の画素においては、図5（b）に示すように、 $X$ 行目（ $X$ は自然数）の画素を選択する際には、時間（1）で、 $R e s e t X$ をハイレベルにしてリセットトランジスタ $T r 2$ をオン状態にさせつつ、電源線52にハイレベルの電圧を供給して $F D$ （Floating Diffusion；検出部）部の電位をハイレベルに固定する。その後、 $R e s e t X$ をローレベルにしてリセットトランジスタ $T r 2$ をオフ状態にする。次に、時間（2）で $T r a n s X$ をローレベルからハイレベルに短期間のみ切り換えて転送トランジスタ $T r 3$ を所定期間オン状態にし、受光部に蓄積された信号を $F D$ 部に転送する。増幅トランジスタ（第2のトランジスタ） $T r 1$ のドレインにはハイレベルの電圧が供給されたままになっている。すると、受光部に蓄積された電荷量に応じて $F D$ 部の電位が変動し、増幅トランジスタ $T r 1$ のソースに接続された信号線50の電位が変動する。信号線50の電位の変化分が信号としてカラムADCに伝達される。その後、 $R e s e t X$ がローレベルからハイレベルに変化する。次に、時間（3）では、電源線52に供給する電圧をローレベルにして増幅トランジスタ $T r 1$ をオフ状態にして画素選択を解除し、 $F D$ 部の電位をローレベルにする。次いで、時間（4）では、電源線52に印加する電圧をハイレベルに戻す。なお、選択されていない行の画素については時間（1）～（4）までの期間を通して $R e s e t$ 、 $T r a n s$ ともローレベルになっている。

#### 【0033】

図6は、垂直走査回路による信号読み出し動作を説明するための図である。上述の読み出し動作を1行目の画素次の行の画素へと順次行う際には、垂直走査回路において、まず1行目のシフトレジスタに所定期間ハイレベルの信号（ $D a t a$ ）を入力し、クロック信号 $C K 1$ をハイレベルにして1行目のシフトレジスタの出力をハイレベルにする。この期間中に、制御信号 $R g$ 、 $T g$ を図6の下図のように変化させることで、垂直走査回路4から図5（b）及び図6下図に示す $R e s e t X$ 、 $T r a n s X$ が出力される。次に、1行目の画素からの信号読み出しが終了すると、クロック信号 $C K 2$ がハイレベルとなり、2行目の2行目のシフトレジスタの出力がハイレベルになり、2行目の画素からの読み出し動作が開始される。以下、順次行ごとに画素から信号が読み出される。

#### 【0034】

- カラムADCの構成 -

図7（a）は、画素から読み出され、シリアル変換されたアナログ信号をAD変換する場合の固体撮像装置のレイアウト例を示す図であり、（b）は、各列の信号線ごとにカラムADCが設けられた場合の固体撮像装置のレイアウト例を示す図である。

#### 【0035】

図7（a）に示す構成を採用する場合、各列の信号を一括してAD変換器37でAD変換するため、ノイズキャンセラー39が必要であり、画素の列ごとに容量 $C 1$ 、 $C 2$ を有する列信号蓄積部を設ける必要がある。この容量 $C 1$ 、 $C 2$ は平面面積が大きいので、列方向に固体撮像装置を縮小するのが困難である。また、すべての列から読み出した信号を一括してAD変換するため、面積の大きなAD変換器37が必要となり、行方向に固体撮像装置を縮小するのも困難である。

#### 【0036】

これに対し、本実施形態の固体撮像装置では、図7（b）に示すカラムADCを採用している。カラムADC5を構成する各列のカラムADCは、例えば、 $D A C 1 1$ から出力された参照信号と画素から出力された信号とがそれぞれ入力される比較器47と、比較器47の出力を受け、カウンタクロック信号により動作制御を受けるUD（Up-Down）カウンタ49と、UDカウンタ49の出力を記憶するメモリ51とを有している。水平走査回路7によってメモリの動作は制御され、デジタル信号に変換された信号が順次出力端子

10

20

30

40

50



に出力される。この構成によれば、面積の大きい容量素子を有するノイズキャンセラー 39 を設ける必要がなくなるので、列方向に固体撮像装置の長さを縮小することが可能となる。また、面積の大きい A/D 変換器 37 を設ける必要がなくなるので、固体撮像装置の行方向の長さも縮小することができる。なお、カラム A/D C 5 は、列ごとに A/D 変換を行うことができる構成であれば図 7 に示す以外の回路で構成されていてもよい。

#### 【0037】

以上で説明したように、本実施形態の固体撮像装置は、従来の固体撮像装置と比べて行方向の長さを大幅に縮小しつつ、列方向の長さを従来と同等以下にすることができるので、従来よりも大幅に細い径を有する撮像装置を実現することができる。このため、患者の負担を低減し、撮像装置の機動性をさらに向上させることが可能となる。

10

#### 【0038】

なお、図 1 (b) に示す例ではクロック信号は T/G 8 内部で生成するが、クロック信号を固体撮像装置の外部から供給してもよい。

#### 【0039】

また、同期信号を外部から供給し同期信号と同期するようにクロック周波数を制御する機能を持たせることも可能である。また、静止画撮像モードや動画撮像モードなど、固体撮像装置が複数のモードで駆動可能である場合には、モードを切り換えるための駆動制御信号を外部から供給してもよい。これらの場合には、複数の端子 17 のいずれかをクロック信号や制御信号、あるいは同期信号用の端子とすることができる。なお、同期信号入力端子を設ける場合には、外部の映像機器との間で同期を取ることが可能となる。

20

#### 【0040】

(第 2 の実施形態)

図 8 は、本発明の第 2 の実施形態に係る固体撮像装置を概略的に示す側面図である。

#### 【0041】

同図に示すように、本実施形態の撮像装置は、上面上に撮像部、垂直走査回路、カラム A/D C、及び T/G が設けられた固体撮像装置 101 と、固体撮像装置 101 の撮像部上に直接設置され、入射光の光軸を垂直に曲げて入射光を撮像部へと導くプリズム 106 と、パンプ 108 を介して固体撮像装置 101 の上面上にフリップチップ接続された第 1 の半導体チップ 102 と、第 1 の半導体チップ 102 上に設けられた第 2 の半導体チップ 103 と、第 2 の半導体チップ 103 上にパンプ等によって接続された第 3 の半導体チップ 104 とを備えている。

30

#### 【0042】

第 1 の半導体チップ 102 上には、1 行分の画素から読み出されたパラレル信号をシリアル信号に変換する P/S 変換回路が設けられており、第 2 の半導体チップ 103 上には画素から読み出された信号を差動信号に変換する L/VDS 回路が設けられており、第 3 の半導体チップ 104 上には、固体撮像装置 101 上の回路に電源電圧を供給する電源 IC が設けられている。

#### 【0043】

また、本実施形態の撮像装置において、電源 IC や L/VDS 回路と固体撮像装置 101 上の回路とは、コンデンサ 107 を有する T/A/B 基板 105 及びパンプによって電氣的に接続されている。

40

#### 【0044】

本実施形態の固体撮像装置は、図 2 に示す撮像装置において、第 1 の実施形態に係る固体撮像装置と同様に、列方向がレンズ 25 の光軸方向と平行になるように配置される。レンズ 25 からプリズム 106 へと向かう方向を第 1 の方向とすると、第 1 の半導体チップ 102、第 2 の半導体チップ 103、及び第 3 の半導体チップ 104 は、プリズム 106 から見て第 1 の方向に配置される。また、撮像装置の径が大きくならないように、これらの積層された半導体チップの高さはプリズム 106 の高さを超えないようにすることが好ましい。

#### 【0045】

50

以上の構成によれば、固体撮像装置 101 上に設ける回路を第 1 の実施形態の固体撮像装置に比べて減らすことができるので、固体撮像装置 101 の列方向の長さを縮小することができ、固体撮像装置全体の列方向の長さも縮小することができる。このため、撮像装置において屈曲できない挿入部の長さを短くすることができるので、本実施形態の固体撮像装置を用いることで、より機動性の高い撮像装置を実現することができる。

#### 【0046】

なお、ここでは固体撮像装置 101 上に 3 種類の半導体チップを積層したが、積層された半導体チップがプリズム 106 を正面から見た場合のプリズム 106 の投影面内に入っていれば、半導体チップの数や種類は上述の例に限られない。

#### 【0047】

また、上述の例に限らず、電源 IC、LVDS 回路、カラム ADC、PS 変換回路、水平走査回路、TG などの回路が、固体撮像装置 101 のうち撮像部から見て上述の第 1 の方向に位置する領域上と、この領域上に形成された 1 つ以上の半導体チップ上とに任意に分けて設けられていてもよい。

#### 【産業上の利用可能性】

#### 【0048】

以上説明したように、本発明の固体撮像装置は、医療分野、工業分野等において内視鏡などの細い形状を有する撮像装置の実現に有用である。

#### 【図面の簡単な説明】

#### 【0049】

【図 1】(a)、(b) は、本発明の第 1 の実施形態に係る固体撮像装置を概略的に示す側面図及び平面図である。

【図 2】第 1 の実施形態に係る撮像装置の概略構成を示す図である。

【図 3】第 1 の実施形態に係る固体撮像装置における垂直走査回路の具体構成例と、撮像部を構成する各画素の構成とを示す図である。

【図 4】(a) は、受光部と 3 つの MOS トランジスタとで画素を構成する場合の一般的な例を示す図であり、(b) は、受光部と 4 つの MOS トランジスタとで画素を構成する場合の一般的な例を示す図である。

【図 5】(a) は、第 1 の実施形態に係る固体撮像装置における画素の構成例を示す回路図であり、(b) は、画素における信号の読み出し動作を説明するための波形図である。

【図 6】第 1 の実施形態に係る固体撮像装置において、垂直走査回路による信号読み出し動作を説明するための図である。

【図 7】(a) は、画素から読み出され、シリアル変換されたアナログ信号を AD 変換する場合の固体撮像装置のレイアウト例を示す図であり、(b) は、各列の信号線ごとにカラム ADC が設けられた場合の固体撮像装置のレイアウト例を示す図である。

【図 8】本発明の第 2 の実施形態に係る固体撮像装置を概略的に示す側面図である。

#### 【符号の説明】

#### 【0050】

- 1 固体撮像装置
- 2、106 プリズム
- 3、105 TAB 基板
- 4 垂直走査回路
- 5 カラム ADC
- 7 水平走査回路
- 8 TG
- 9 LVDS 回路
- 10 PS 変換回路
- 11 DAC
- 16 撮像部
- 17 複数の端子

10

20

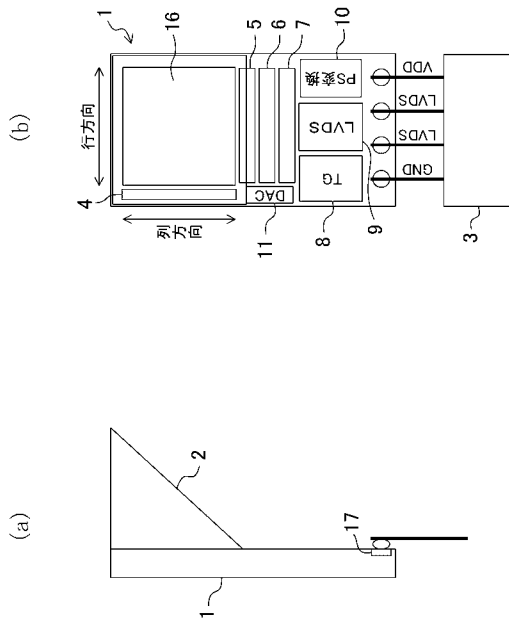
30

40

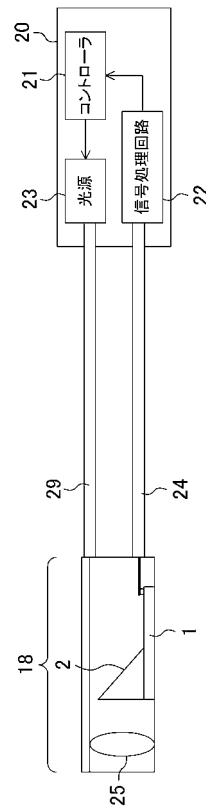
50

1 8	挿入部	
2 0	プロセッサ	
2 1	コントローラ	
2 2	信号処理回路	
2 3	光源	
2 4	ケーブル	
2 5	レンズ	
2 9	光ファイバ	
3 0	ラッチ回路	
3 2 a	第 1 の N A N D ゲート	10
3 2 b	第 2 の N A N D ゲート	
3 7	A D 変換器	
3 9	ノイズキャンセラー	
4 7	比較器	
4 9	U D カウンタ	
5 0	信号線	
5 1	メモリ	
5 2	電源線	
C 1、C 2	容量	
1 0 1	固体撮像装置	20
1 0 2	第 1 の半導体チップ	
1 0 3	第 2 の半導体チップ	
1 0 4	第 3 の半導体チップ	
1 0 6	プリズム	
1 0 7	コンデンサ	
1 0 8	バンプ	
T r 1	増幅トランジスタ	
T r 2	リセットトランジスタ	
T r 3	転送トランジスタ	
C L K 1、C L K 2	クロック信号	30

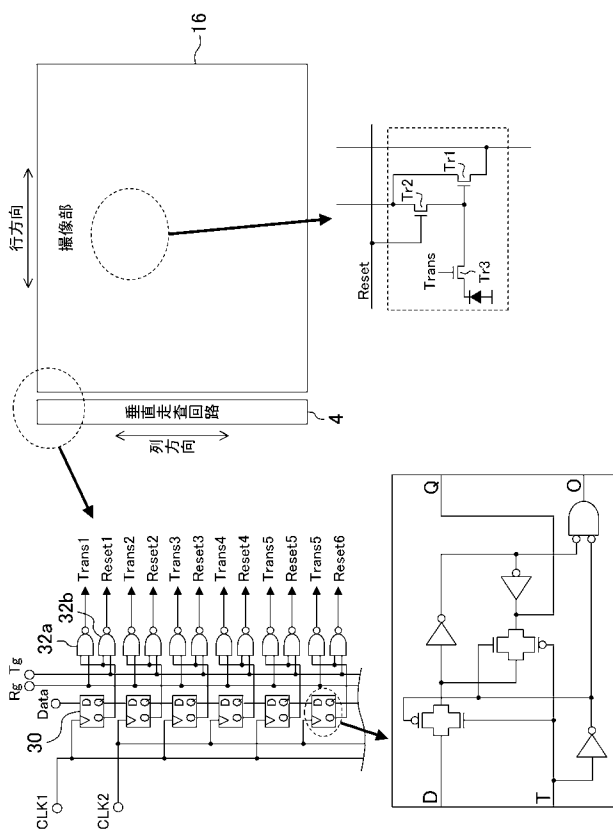
【図 1】



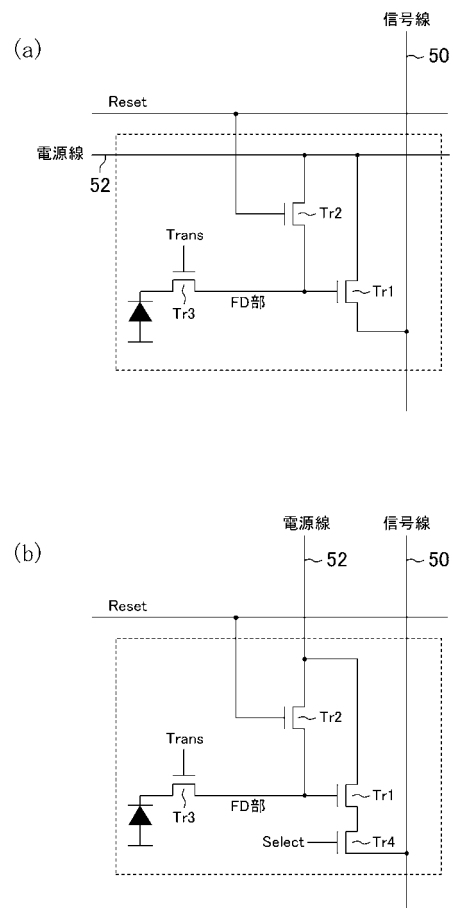
【図 2】



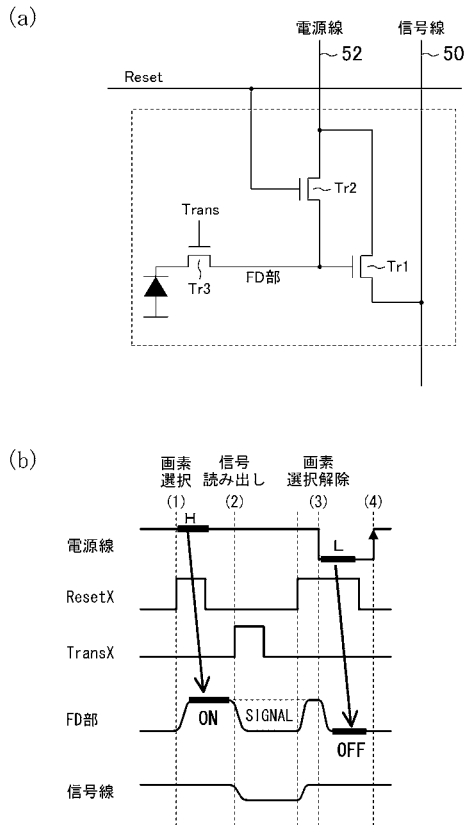
【図 3】



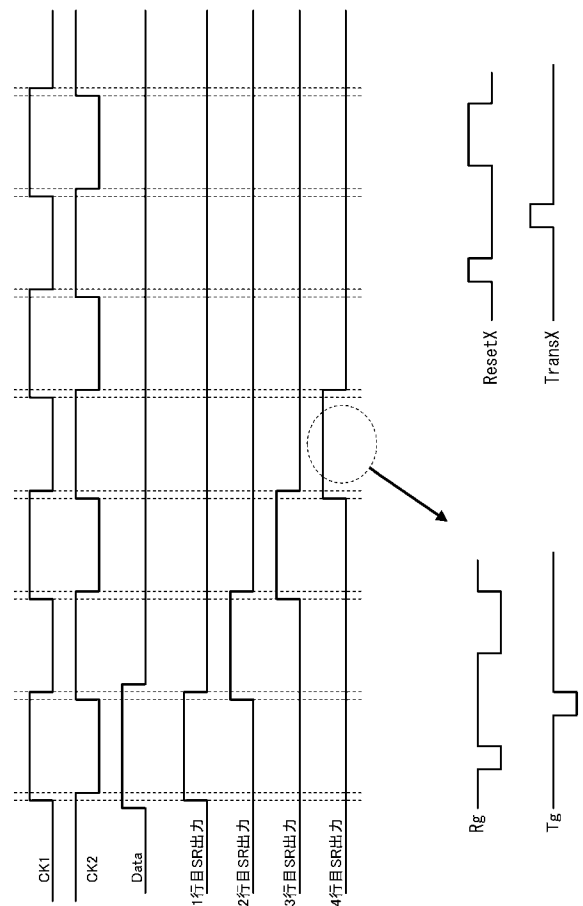
【図 4】



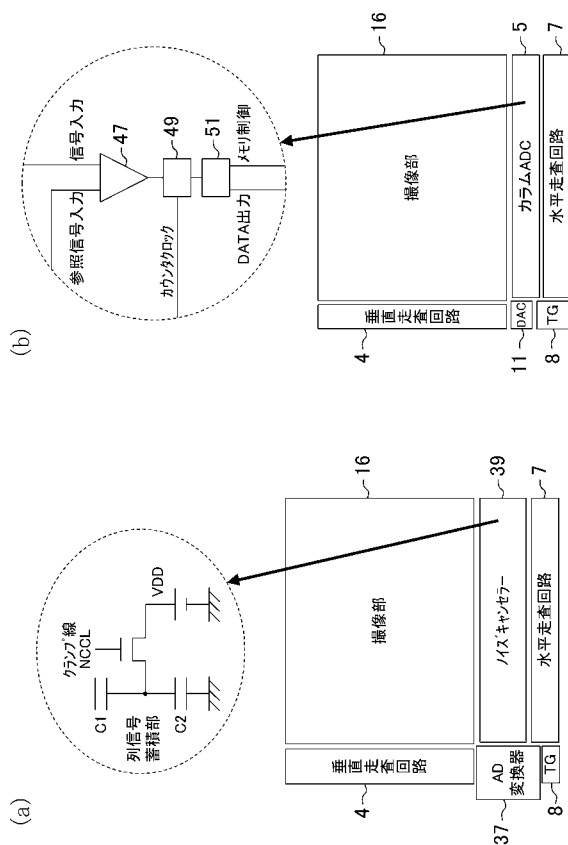
【 図 5 】



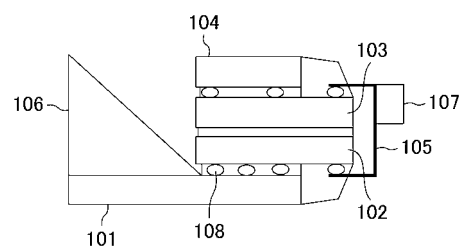
【 図 6 】



【 圖 7 】



【 図 8 】



## フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
<b>G 0 3 B 15/05 (2006.01)</b>		G 0 3 B 15/02	Q	5 C 1 2 2
<b>G 0 2 B 23/26 (2006.01)</b>		G 0 3 B 15/05		
		G 0 2 B 23/26	D	

(74)代理人 100117581  
弁理士 二宮 克也

(74)代理人 100117710  
弁理士 原田 智雄

(74)代理人 100121728  
弁理士 井関 勝守

(74)代理人 100124671  
弁理士 関 啓

(74)代理人 100131060  
弁理士 杉浦 靖也

(72)発明者 板倉 啓二郎  
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

F ターム(参考) 2H040 BA00 CA07 CA11 CA23 CA24 GA02 GA11  
2H053 AA01 CA12 CA21 DA02  
2H101 FF08  
4C061 BB02 CC06 FF40 FF45 LL02 NN01 PP07 SS01 SS03  
5C024 AX01 AX02 BX02 CY47 EX42 EX47 GY31 HX02 HX23 HX26  
5C122 DA26 EA54 FB03 FB15 FC02 FF22 GE05 GE10 GE11 GG03  
GG21 HA38 HB02

专利名称(译)	摄像装置		
公开(公告)号	<a href="#">JP2010051538A</a>	公开(公告)日	2010-03-11
申请号	JP2008219634	申请日	2008-08-28
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	板倉啓二郎		
发明人	板倉 啓二郎		
IPC分类号	A61B1/04 H04N5/335 H04N5/225 G03B17/17 G03B15/02 G03B15/05 G02B23/26 H04N5/374 H04N5/376 H04N5/378		
CPC分类号	H04N5/3742 H04N5/3454 H04N5/3698 H04N2005/2255		
FI分类号	A61B1/04.372 H04N5/335.V H04N5/225.D G03B17/17 G03B15/02.F G03B15/02.Q G03B15/05 G02B23/26.D A61B1/00.731 A61B1/04.530 A61B1/05 A61B1/07.730 H04N5/225 H04N5/225.100 H04N5/225.300 H04N5/225.400 H04N5/225.500 H04N5/225.700 H04N5/232.290 H04N5/232.300 H04N5/335.740 H04N5/335.760 H04N5/335.780 H04N5/374 H04N5/376 H04N5/378		
F-TERM分类号	2H040/BA00 2H040/CA07 2H040/CA11 2H040/CA23 2H040/CA24 2H040/GA02 2H040/GA11 2H053/AA01 2H053/CA12 2H053/CA21 2H053/DA02 2H101/FF08 4C061/BB02 4C061/CC06 4C061/FF40 4C061/FF45 4C061/LL02 4C061/NN01 4C061/PP07 4C061/SS01 4C061/SS03 5C024/AX01 5C024/AX02 5C024/BX02 5C024/CY47 5C024/EX42 5C024/EX47 5C024/GY31 5C024/HX02 5C024/HX23 5C024/HX26 5C122/DA26 5C122/EA54 5C122/FB03 5C122/FB15 5C122/FC02 5C122/FF22 5C122/GE05 5C122/GE10 5C122/GE11 5C122/GG03 5C122/GG21 5C122/HA38 5C122/HB02 4C161/BB02 4C161/CC06 4C161/FF40 4C161/FF45 4C161/LL02 4C161/NN01 4C161/PP07 4C161/SS01 4C161/SS03		
代理人(译)	前田弘 竹内浩 高久岛 竹内雄二 藤田淳 杉浦 靖也		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供诸如内径较小的内窥镜的成像设备，并提供用于固态成像设备的固态成像设备。解决方案：成像设备包括透镜25，成像部分16，其中用于将入射光转换成信号的像素被布置成矩阵形状，垂直扫描电路4在从成像部分16观察的线方向上相邻，成像设备还包括固态成像设备1和棱镜2，固态成像设备1的顶表面上分别安装有多个端子17，棱镜2直接安装在成像部分16上。成像部分16，并将入射光引导到成像部分。当从处理器20输出的光的亮度响应于从固态成像装置1输出的信号的大小而变化时，执行曝光调节。

